

# Rechnerarchitektur

SS 20

## Übungszettel 2

4. Zum Vergleich der Effizienz von Speicherzugriffen bei vier verschiedenen Architekturen betrachten wir folgende Maschinen:

- (a) Stack-Maschine (0-Adressmaschine)
- (b) Akku-Maschine (1-Adressmaschine)
- (c) Speicher-Maschine (3-Adressmaschine)
- (d) Load-Store-Maschine (Register-Maschine) mit 16 Registern, Register-Befehle haben 3 Operanden, die Registerkennung ist 4 Bit lang

Zum Vergleich der Speicherzugriffe treffen wir für alle Architekturen folgende Annahmen:

- Der Operationscode ist immer 1 Byte lang.
- Alle Speicheradressen haben eine Länge von 2 Bytes.
- Alle Operanden sind 4 Bytes lang.
- Die Länge einer Instruktion ist immer eine ganzzahlige Byteanzahl.
- Die Variablen A, B, und C stehen vom Beginn an im Speicher.
- Mit einem Speicherzugriff können maximal 4 Bytes übertragen werden.

Schreiben Sie für jede der vier obigen Architekturen Assembler-Code für die Anweisung  $A = B + C$ . Verwenden Sie dazu die (syntaktisch der entsprechenden Architektur angepassten) Assemblerbefehle `load`, `store`, `add`, `push`, `pop`, `move` und ermitteln Sie die Anzahl der Befehlsbytes und die Anzahl der Datenbytes für jede Code-Sequenz. Welche Architektur hat den effizientesten Code und welche die wenigsten Speicherzugriffe (= Befehle und Daten)?

5. Berechnen Sie folgende Größen (die Aufgaben sind unabhängig voneinander).

- (a) Der *Tastgrad*  $g$  eines periodischen Rechtecksignals ist definiert als  $\frac{\tau}{T}$ , wobei  $\tau$  die Zeitdauer innerhalb einer Periode ist, in der das Signal die größere Amplitude hat. Wie groß ist  $\tau$ , wenn  $g = 0.4$  und die Signalfrequenz  $f = 400\text{Hz}$  ist?
- (b) Ein Programm hat die Laufzeit  $\tau = 5\text{s}$  auf einem Prozessor mit CPI-Rate 2.5 und Taktfrequenz  $f = 5\text{GHz}$ . Wieviele Befehle bearbeitet der Prozessor beim Ablauf des Programms?
- (c) Ein Programm mit 400 Befehlen benötigt zum Ablauf 1300 Taktzyklen, wovon 300 Stalls einer Pipeline sind. Durch Verbesserungen der Pipelinehardware können 60% der Stalls vermieden werden. Wie groß ist die CPI-Rate des Programms nach der Verbesserung?

6. Ein Computervirus befällt einen Hauptspeicher eines Notebooks. Der Virus habe eine Größe von 1 KB und kopiert sich selbst alle 100ms. Der (freie) Hauptspeicher umfasst 4 GB.

- (a) Wie lange dauert es bis der gesamte Hauptspeicher vom Virus befallen ist?
- (b) Wir nehmen an, dass der Virus eine Stunde nach Infektion von einem Anti-Viren-Programm (benötigt 400 MB im Hauptspeicher) entdeckt und beseitigt wird. Mit welcher Rate müsste sich der Virus kopieren, sodass der (restliche) Hauptspeicher noch nicht vollständig befallen ist?

7. Gegeben ist eine CPI-Rate eines Prozessors von 2.5. 50% der Befehle verursachen einen Speicherzugriff und 5% sind FPU-Befehle. Folgende Verbesserungen des Prozessors sollen geprüft werden:
- (a) Beseitigung von *Structural Hazards*: Bei  $\frac{1}{4}$  der Speicherzugriffe wird 1 Taktzyklus gespart.
  - (b) Erhöhung der Taktfrequenz um 10%. Dadurch benötigen aber FPU-Befehle 2 Taktzyklen mehr.
  - (c) FPU-Befehle um 2 Taktzyklen kürzen.

Welche Maßnahme bringt die größte Verbesserung?

8. Die CPI-Rate eines Prozessors sei 2.4. 15% der Befehle sind Sprungbefehle. Es werden zwei Verbesserungen ins Auge gefasst, von denen aber nur eine realisiert wird.
- (a) Jeder Sprungbefehl wird um zwei Taktzyklen verringert.
  - (b) Die Taktfrequenz des Prozessors wird um  $\frac{3}{7}$  erhöht, wodurch FPU-Befehle um einen Taktzyklus verlängert werden müssen.

Bei welchem Anteil von FPU-Befehlen sind beide Verbesserungen gleich?